

# 具有温度和工艺补偿的 1 GHz 时钟振荡器的设计

唐 宁, 李 维

(桂林电子科技大学 信息与通信学院, 广西 桂林 541004)

**摘 要:** 为了克服时钟振荡器对温度和工艺的敏感性, 基于 SMIC 0.18  $\mu\text{m}$  标准 CMOS 工艺, 设计并实现了具有工艺参数漂移和温度系数漂移补偿特性的 1 GHz 时钟振荡器电路。采用了温度系数和阈值电压感应模块, 使得振荡频率在工艺和温度变化时仍具有较高的稳定性, 同时加入整形电路, 形成轨对轨的方波时钟信号。经仿真表明, 在电源电压 1.8 V 下, 不同工艺角 ff, ss, tt, 频率的最大偏移为 1.43%。工作温度变化范围  $-40\sim 125\text{ }^{\circ}\text{C}$  时, 频率的最大偏移为 0.87%, 达到频率稳定度的要求。

**关键词:** 工艺补偿; 温度补偿; 环形振荡器

**中图分类号:** TN432

**文献标识码:** A

**文章编号:** 1000-7180(2013)08-0165-04

## 1 GHz Clock Oscillator with Process and Temperature Compensation

TANG Ning, LI Wei

(School of Information and Communication, Guilin University of Electronic Technology, Guilin 541004, China)

**Abstract:** In order to overcome the clock oscillator's sensitivity to temperature and process, designing and implementing a 1 GHz clock oscillator circuit with process and temperature compensation based on a SMIC 0.18  $\mu\text{m}$  standard CMOS process. The oscillator uses a temperature compensated block and a threshold voltage sensing block. With these blocks, the frequency still has high stability when process and temperature change. In the meantime, adding the shaping circuit to form the rail to rail square wave clock signal. Measurements are made in the supply power of 1.8 V, across the process corners ff, tt, ss, and a temperature range of  $-40\text{ }^{\circ}\text{C}$  to  $125\text{ }^{\circ}\text{C}$ , they indicate a worst case variation of 2.08% and 2.3% respectively. Achieving the requirement of frequency stability.

**Key words:** process compensation; temperature compensation; ring oscillator

## 1 引言

压控振荡器是许多电子系统的重要组成部分, 其应用从微处理器的时钟产生模块到通讯系统的频率综合器。压控振荡器主要包括 LC 压控振荡器和环形振荡器两种典型结构。环形压控振荡器因为没有电感, 节省了大量的芯片面积, 又因成本低, 功耗低而被广泛使用。但是由于 CMOS 工艺中的各个参数对工艺和温度的变化敏感, 使得振荡器最后输出频率的稳定性较差<sup>[1]</sup>。针对此问题本文提出的环形振荡器, 增加温度系数和阈值电压感应模块, 对工艺和温度进行补偿, 使振荡频率在工艺和温度变化时, 仍有较高的稳定性<sup>[2-7]</sup>。

## 2 系统整体结构

本文设计的振荡器整体结构框图如图 1 所示, 其主要由四个部分组成, 分别为工艺温度补偿电路, 复制偏置电路, 差分压控振荡器和整形电路。工艺温度补偿电路用来产生控制电压  $V_{\text{ctrl}}$ , 通过  $V_{\text{ctrl}}$  来控制压控振荡器的频率。其中  $V_{\text{ctrl}}$  随工艺和温度的变化而变化, 通过此方法来补偿随工艺和温度变化的 CMOS 工艺参数, 使得振荡器输出的频率对工艺和温度的变化不敏感。复制偏置电路输出两路电压信号  $V_P$  以及  $V_N$ ,  $V_P$  对压控振荡器的控制电压  $V_{\text{ctrl}}$  进行复制,  $V_N$  为压控振荡器提供偏置电压。振荡器的输出通过整形电路将双端转换为单端输出, 并完成

正弦波到方波的转换,形成轨到轨的时钟信号,同时确保时钟占空比约为 50%。

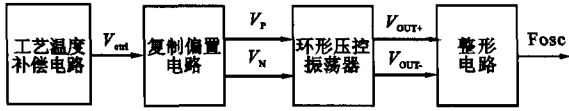


图 1 整体结构框图

### 3 环形振荡器和偏置电路

本文采用四级差分延迟单元形成环形振荡器。其中每个延迟单元由一个 NMOS 差分对和对称负载元件组成<sup>[4]</sup>, NMOS 差分对的电流由简单的 NMOS 电流源提供,对称负载是由两个相同尺寸的 PMOS 组成,其中一个以二极管的形式连接,另一个由  $V_P$  偏置。如果有电流流过,以二极管连接的 PMOS 管始终处于饱和状态,而由  $V_P$  偏置的 PMOS 管则有可能处于饱和区,也有可能处于线性区。电路如图 2 所示。每级的延迟时间  $t_d$  为

$$t_d = \frac{C_O(V_1 - V_2)}{I_{REF}} \quad (1)$$

式中,  $C_O$  为每级的输出总电容,  $I_{REF}$  为 NMOS M1 的电流,  $(V_1 - V_2)$  是输出电压摆幅。

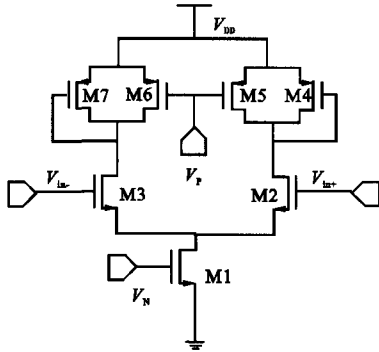


图 2 差分延迟单元

$V_P$  和  $V_N$  是由偏置电路的  $V_{ctrl}$  产生的,电路如图 3 所示。通过一个差分放大器和一个半边缓冲电路来实现。利用一个负反馈回路使 PMOS 负载的漏极电压等于  $V_{ctrl}$ ,也使得  $V_N$  受到放大器的调节。再利用一个额外的半边缓冲器使  $V_P$  等于  $V_{ctrl}$ ,隔离电容,最终使得  $V_1$  和  $V_2$  分别等于  $V_{DD}$  和  $V_{ctrl}$ 。延迟时间就通过改变偏置电流  $I_{REF}$  或控制电压  $V_{ctrl}$  来进行改变。本文通过调整  $V_{ctrl}$  来补偿振荡频率的变化。

电路通过改变控制电压  $V_{ctrl}$  来确保所有情况下的延迟时间。用平方项饱和公式近似地计算延迟单元的偏置电流  $I_{REF}$ :

$$I_{REF} \approx \mu_P C_{OX} \frac{W_4}{L_4} (V_{DD} - |V_{T4}| - V_{ctrl})^2 \quad (2)$$

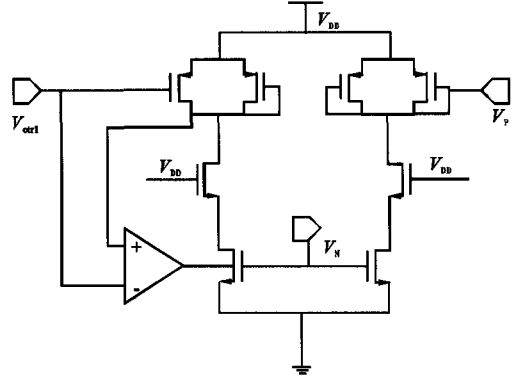


图 3 偏置电路

对于  $N$  阶环形振荡器,振荡器的频率就为

$$f_{osc} = \frac{1}{N t_d} \quad (3)$$

在此设计中,  $N$  取 4。结合式(1), (2) 和(3),振荡器的频率以  $V_{ctrl}$  作为变量,用函数表示出来:

$$f_{osc} = \frac{1}{N t_d} = \frac{\mu_P C_{OX} \frac{W_4}{L_4} (V_{DD} - |V_{T4}| - V_{ctrl})^2}{4 C_O (V_{DD} - V_{ctrl})} \quad (4)$$

在 SMIC 0.18  $\mu m$  工艺中,载流子的迁移率, MOS 管的阈值电压和源漏电容与温度的关系大致为

$$\mu_n \propto T^{-1.27} \quad (5)$$

$$\mu_p \propto T^{-1.27} \quad (6)$$

$$V_{THN} = V_{THN0} - 0.2577 \left( \frac{T}{T_0} - 1 \right) \quad (7)$$

$$|V_{THP}| = |V_{THP0}| - 0.2577 \left( \frac{T}{T_0} - 1 \right) \quad (8)$$

$$C = C_0 (1 + (6.69e - 4) \Delta T) \quad (9)$$

其中, PMOS 阈值电压  $|V_{T4}|$  随着温度的升高而降低,然而振荡器频率  $f_{osc}$  却因为随温度升高而降低的迁移率  $\mu_P$  最终降低。当工艺角从 ff 到 ss 时,振荡器频率  $f_{osc}$  将会因为  $|V_{T4}|$  的升高而降低。综上所述,推出当温度升高,工艺角从 ff 到 ss 时,均需降低控制电压  $V_{ctrl}$  来稳定输出频率。

通过改变公式(4),得到  $V_{ctrl}$  和时钟频率  $f$  的关系为:

$$V_{ctrl} = A + BT - CT^{1.27} - \frac{1}{2} \sqrt{DT^{1.27} - ET^{2.27}} - \frac{1}{2} \cdot \sqrt{4 \cdot |V_{T4}| \frac{f \cdot N \cdot C_O}{K_4 (W/L)_4} + \left( \frac{f \cdot N \cdot C_O}{K_4 (W/L)_4} \right)^2} \quad (10)$$

由于  $C_O$  的温度系数较小,所以将其忽略掉,则:

$$\left( \frac{f \cdot N \cdot C_O}{K_4 (W/L)_4} \right)^2 \propto T^{1.27} \quad (11)$$

$$4. |V_{T4}| \frac{f \cdot N \cdot C_0}{K_4 (W/L)_4} \propto -T^{2.27} \quad (12)$$

所以  $V_{ctrl}$  与温度的关系就简化为

$$V_{ctrl} = A + BT - CT^{1.27} - \frac{1}{2} \sqrt{DT^{1.27} - ET^{2.27}} \quad (13)$$

式中,  $A, B, C, D, E$  均为正数。

#### 4 补偿电路和整形电路

工艺温度补偿电路如图4所示。电路的左边部分是为阈值电压感应模块提供电流, 阈值电压感应模块是由一个二极管连接的 PMOS 和一个二极管连接的 NMOS 串联组成, 再通过比例放大器和温度补偿形成  $V_{ctrl}$ ,  $V_T$  通过下式计算出来:

$$\begin{aligned} V_T &= V_{DD} - |V_{GS6}| - V_{GS7} \\ &= V_{DD} - |V_{T6}| - V_{T7} - \sqrt{\frac{2I}{K_6}} - \sqrt{\frac{2I}{K_7}} \end{aligned} \quad (14)$$

进而得到  $V_{ctrl}$  的表达式:

$$V_{ctrl} = \left( \frac{R_3 + R_4}{R_3} \right) V_T - |V_{T10}| - \sqrt{\frac{2I_1}{K_{10}}} \quad (15)$$

当工艺角从 ff 变化到 ss, PMOS 的阈值电压  $|V_{TP}|$  升高, NMOS 的阈值电压  $V_{TN}$  也升高。因此  $V_{ctrl}$  随着  $V_T$  的下降而下降, 进而进行工艺补偿。其中,  $I$  具有正的温度系数以补偿  $V_T$  当中  $|V_{T6}|$  和  $V_{T7}$  正的温度系数,  $I_1$  也为正的温度系数, 最终使  $V_{ctrl}$  随温度的升高而下降, 实现了温度的补偿。设计中选择了一阶温度系数为负数的参杂非硅化的 Poly 电阻, 具有较高的线性度, 匹配性能较好。

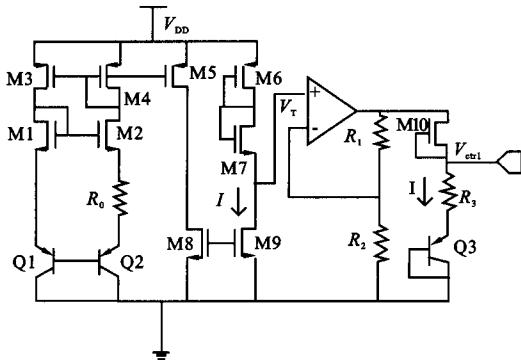


图4 工艺温度补偿电路

由于差分压控振荡器最终产生了差分信号, 而此时振荡器的输出不是方波, 振荡器的幅值也不是确定值, 因此在本文设计中增加了输出整形电路, 将输出的差分信号转换为单端信号, 同时将输出的波形从正弦波转换为方波, 形成轨到轨的时钟信号, 时钟占空比约为 50%。整形电路如图5所示。

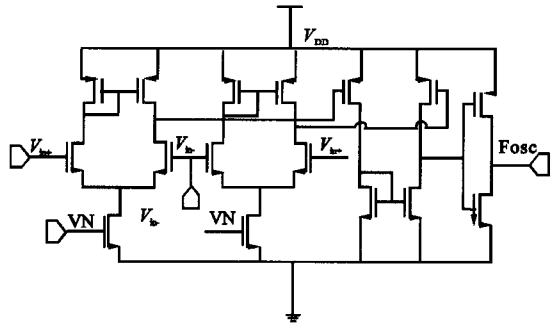
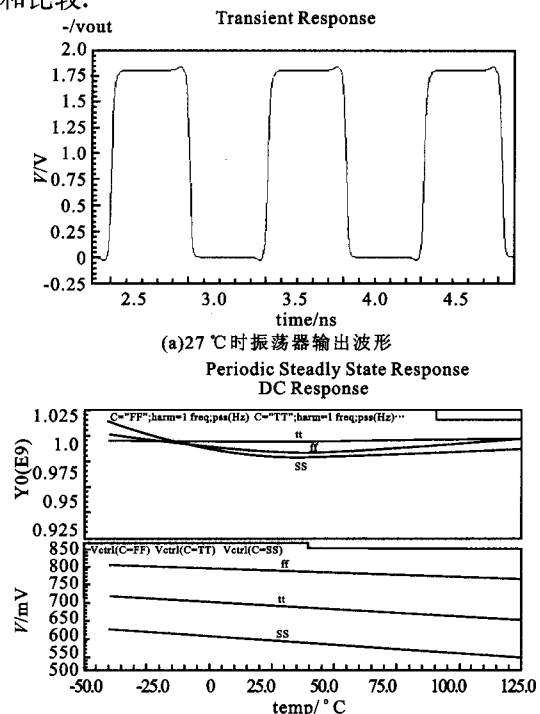


图5 整形电路

整形电路中, 通过两级的差动放大器和一个反相器处理压控振荡器的输出信号。两级差动放大器是由两个相位相反的 NMOS 差分放大器来驱动 PMOS 共源级的差分放大器。PMOS 共源级放大器完成了差分信号到单端的转换, 同时具有调节共模电压的作用, 再经过一级反相器, 使振荡器最终输出较为理想的方波信号。

#### 5 电路仿真验证

采用 SMIC 0.18  $\mu\text{m}$  标准 CMOS 工艺, 对环形振荡器随工艺和温度的变化进行仿真。在 27  $^{\circ}\text{C}$ , 工艺角 tt 下, 振荡器输出波形如图6(a)所示, 此时振荡器的频率为 1 GHz。控制电压和时钟频率在工艺角 ff, tt, ss 三种状态和温度  $-40 \sim 125$   $^{\circ}\text{C}$  变化下的变化曲线如图6(b)所示。表1对其进行了性能的总结 and 比较。



(b) 控制电压和频率的变化

图6 仿真

表 1 性能比较

|                          | 文献[2]  | 文献[3]  | 本文      |
|--------------------------|--------|--------|---------|
| 工艺/ $\mu\text{m}$        | 0.18   | 0.18   | 0.18    |
| 电源电压/V                   | 1.8    | 1.8    | 1.8     |
| 温度范围/ $^{\circ}\text{C}$ | -25~75 | -20~80 | -40~125 |
| 时钟频率/MHz                 | 60     | 3 550  | 1 000   |
| 频率随工艺变化<br>偏移/%          | 2.54   | ×      | 1.43    |
| 频率随温度变化<br>偏移/%          | 0.18   | 2.45   | 0.87    |
| 频率随温度工艺变化<br>最差情况下偏移/%   | ×      | ×      | 3.57    |

## 6 结束语

设计了一个具有工艺和温度补偿的 1 GHz 时钟振荡器。该环形振荡器采用对称负载的差分延迟单元,利用偏置电路对控制电压进行复制,加入了工艺温度补偿模块,实现了稳定输出频率的要求。基于 SMIC 0.18  $\mu\text{m}$  标准 CMOS 工艺模型,在 Cadence 中进行 Spectre 仿真,仿真显示:振荡频率随工艺变化的最大偏差为 1.43%;振荡频率在温度从 -40  $^{\circ}\text{C}$  ~125  $^{\circ}\text{C}$  变化时的最大偏差为 0.87%;在温度和工艺同时变化时的最差情况下,振荡器的频率偏移为 3.57%。结果表明该振荡器输出频率可以稳定在 1 GHz 左右,具有良好的稳定性,符合设计的要求。

## 参考文献:

- [1] Sundaresan K, Allen P E, Ayazi F. Process and temperature compensation in 7-MHz CMOS clock oscillator[J]. IEEE Journal of Solid-State Circuits, 2006, 41

(2): 433-442.

- [2] 虞晓凡,林平分. 一种带温度和工艺补偿的片上时钟振荡器[J]. 微电子学与计算机, 2009, 26(1): 16-20.
- [3] 曹新亮,余宁梅,杨喆. 集成 CMOS 环形振荡器频漂补偿的实现[J]. 固体电子学研究进展, 2011, 31(5): 73-77.
- [4] John G Maneatis. Low-jitter process-independent DLL and PLL based on self-biased techniques[J]. IEEE JSSC, 1996, 31(11): 1723-1732.
- [5] Xuan Zhang and Alyssa B Apsel. A process compensated 3GHz ring oscillator[C]//IEEE ISCAS. Taipei: IEEE, 2009: 581-584.
- [6] W J Li, S J Chang, Y Z Lin. A current compensated reference oscillator[C]//IEEE VLSI-DAT seoul: IEEE, 2009: 130-133.
- [7] Y S Shyu and J C Wu. A process and temperature compensated ring oscillator[C]//IEEE AP-ASIC Hsinchu: IEEE, 1999: 283-286.

## 作者简介:



唐宁男, (1964-), 副教授, 硕士研究生导师。研究方向为专用集成电路设计与应用。

李维女, (1988-), 硕士研究生。研究方向为专用集成电路设计与应用。

(上接第 164 页)

- [6] Baumgarte V, Mayr F, Nückel A, et al. Weinhardt: PACT XPP - a self-reconfigurable data processing architecture[J]. The Journal of Supercomputing, 2003(26): 167-184.
- [7] Hartej Singh. Morphosys: an integrated reconfigurable system for data-parallel and computation-intensive applications[J]. IEEE Transactions on computers, 2000, 49(5): 56-61.
- [8] Putzke-röming W. MORPHEUS architecture overview[J]. Dynamic System Reconfiguration in Heterogeneous Platforms-The MORPHEUS Approach, 2009, 40(3): 31-37.
- [9] König R, Bauer L, Stripf T, et al. KAHRISSMA: a novel hypermorphic reconfigurable-instruction-set multi-grained-array architecture [C]//Proc DATE.

[S. L.]: IEEE, 2010: 819-824.

- [10] Gray J. Distributed computing economics[J]. Distributed Computing Economics ACM Queue, 2008, 6(3): 63-68.

## 作者简介:



方琛男, (1988-), 硕士研究生。研究方向为粗粒度可重构处理器的架构研究与设计。